

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-183359

(43)Date of publication of application : 23.07.1993

(51)Int.Cl.

H03G 3/20

H03G 3/30

(21)Application number : 03-360346

(71)Applicant : NEC CORP

(22)Date of filing : 30.12.1991

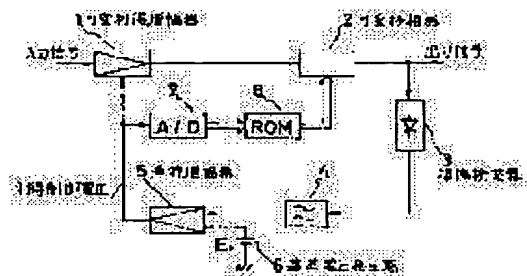
(72)Inventor : TOMIYA FUMIO

(54) AUTOMATIC GAIN CONTROL CIRCUIT

(57)Abstract:

PURPOSE: To suppress the phase fluctuation caused in the gain control in the automatic gain control circuit.

CONSTITUTION: The circuit provided with a variable gain amplifier 1, an amplitude detector 3, a low pass filter 4, a DC amplifier 5 and a reference voltage source 6 or the like and controlling a gain of the variable gain amplifier 1 to control automatically the gain is provided with a variable phase shifter 2 used to compensate the phase rotation of an output signal from the variable gain amplifier 1, an A/D converter 7 A/D-converting the gain control voltage to control the gain of the variable gain amplifier 1 and a storage means 8 reading data written in advance therein in response to an output of the A/D converter 7 and controlling a phase shift of the variable phase shifter 2 based on the data. The phase shift of the output signal of the variable gain amplifier 1 whose phase is fluctuated in response to the gain control voltage is controlled.



LEGAL STATUS

[Date of request for examination] 15.12.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3019569

[Date of registration] 07.01.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right] 07.01.2003

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-183359

(43)公開日 平成5年(1993)7月23日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 G	3/20	A 7350-5 J		
		C 7350-5 J		
	3/30	B 7350-5 J		

審査請求 未請求 請求項の数1(全 3 頁)

(21)出願番号 特願平3-360346

(22)出願日 平成3年(1991)12月30日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 富家 文穂

東京都港区芝五丁目7番1号 日本電気株式会社内

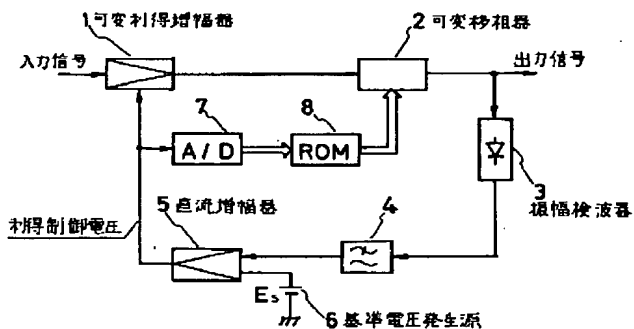
(74)代理人 弁理士 鈴木 章夫

(54)【発明の名称】 自動利得制御回路

(57)【要約】

【目的】 自動利得制御回路において利得制御を行う際に生じる位相変動を抑制する。

【構成】 可変利得増幅器1、振幅検波器3、低域ろ波器4、直流増幅器5、基準電圧源6等を備えて受信信号レベルに応じて可変利得増幅器の利得を制御して利得を自動制御する回路に、可変利得増幅器1の出力信号の位相回転を補償するための可変移相器2と、可変利得増幅器1の利得を制御するための利得制御電圧をA/D変換するA/D変換器7と、このA/D変換器7の出力に応じて予め書き込んであるデータを読み出し、このデータに基づいて可変移相器2の移相量を制御する記憶手段とを備え、利得制御電圧に応じて位相変動される可変利得増幅器1の出力信号の移相量を制御する。



【特許請求の範囲】

【請求項1】 受信信号の増幅を行う可変利得増幅器と、この可変利得増幅器の出力振幅を検出する振幅検波器と、出力振幅から直流電圧のみを抽出する低域ろ波器と、抽出された直流電圧と基準電圧との電圧差を求めて前記可変利得増幅器の利得制御電圧を出力する直流増幅器と、前記可変利得増幅器の出力信号の位相回転を補償するための可変移相器と、前記直流増幅器の出力電圧をA/D変換するA/D変換器と、このA/D変換器の出力に基づいて予め書き込んであるデータを読み出し、この読み出したデータに基づいて前記可変移相器の移相量を制御する記憶手段とを備えることを特徴とする自動利得制御回路。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は受信信号の位相情報を利用する受信機の自動利得制御回路に関し、特に位相変動を防止した自動利得制御回路に関する。

【0002】

【従来の技術】 従来の自動利得制御回路は、受信系に可変利得増幅器を介挿するとともに、受信入力信号の強度に応じてその可変利得増幅器の利得を制御することで自動利得制御を行っている。

【0003】

【発明が解決しようとする課題】 しかしながら、従来のこの種の自動利得制御回路では、回路内の位相特性に変動を生じ易く、入力信号の強弱に伴う利得制御電圧の変化によって自動利得制御回路の入力端の位相差、即ち位相回転量を一定に保持することが困難であった。このため、自動利得制御回路内の絶対位相差変動を問題とするような受信機、例えばアンテナの自動追尾用の角度誤差信号の検出を行う追尾受信機、又は地球局から衛星に正確な搬送波位相を伝達するPhase Transfer Link システムの受信機等においては、この絶対位相差変動によって高精度な検出や伝達が不可能になるという問題がある。本発明の目的は、位相変動が生じない自動利得制御回路を提供することにある。

【0004】

【課題を解決するための手段】 本発明は、受信信号レベルに応じて可変利得増幅器の利得を制御して利得を自動制御する回路に、可変利得増幅器の出力信号の位相回転を補償するための可変移相器と、可変利得増幅器の利得を制御するための利得制御電圧をA/D変換するA/D変換器と、このA/D変換器の出力に応じて予め書き込んであるデータを読み出し、このデータに基づいて前記可変移相器の移相量を制御する記憶手段とを備える。

【0005】

【作用】 本発明は、利得制御電圧に対応した移相量を記憶手段から読み出し、この読み出したデータに基づいて可変利得増幅器から出力される信号の移相量を制御する

ことで、移相変動を解消する。

【0006】

【実施例】 次に、本発明について図面を参照して説明する。図1は本発明の一実施例のブロック図である。同図において、1は受信機の入力信号レベルに応じてその利得が可変制御される可変利得増幅器、2は可変利得増幅器1がその利得を変化させた際に生じる位相の変動を補償する可変移相器、3は可変利得増幅器1から出力される出力信号レベルを検出する振幅検波器、4は振幅検波器3の出力電圧の中に含まれている高周波成分を除去する低域ろ波器である。又、5は振幅検波器3と低域ろ波器4によって検出された直流電圧と、基準電圧発生源6の電圧 E_S の比較を行い、その差の電圧を増幅する直流増幅器であり、この直流増幅器5の出力電圧は利得制御電圧として可変利得増幅器に供給され、負帰還ループとしての自動利得制御回路を構成している。

【0007】 更に、前記直流増幅器5の出力をA/D変換するA/D変換器7と、異なるアドレスに対して夫々位相回転量を設定したROM（リードオンリーメモリ）8を接続し、このROM8の出力で前記可変移相器2を制御するように構成している。

【0008】 このような負帰還ループにおいて、直流増幅器5の直流利得を十分大きく定めておくことにより、直流増幅器5の入力電圧は、基準電圧発生源6の電圧である E_S に等しくなるように可変利得増幅器1の利得制御が自動的に行われる。この結果、自動利得制御回路の出力信号である可変利得増幅器1及び可変移相器2の出力信号レベルは、基準電圧 E_S によって定まる一定の出力信号レベルに自動利得制御が行われることになる。

【0009】 又、直流増幅器5の出力電圧である利得制御電圧はA/D変換器7においてA/D変換され、A/D変換後のデータはROM8のアドレスポートに供給される。ROM8は、入力データであるA/D変換された利得制御電圧から可変移相器2の制御に必要なデータを出力し、可変移相器2に供給して移相量を制御する。

【0010】 前記ROM8には、図2に示すように、利得制御電圧と可変移相器の位相回転量の関係を満たす変換が行われるような変換テーブルが予め書き込んである。即ち、図2は可変利得増幅器1の利得制御電圧に対する位相回転量を9とし、この位相回転の変動を補償するための可変移相器の利得制御電圧に対する位相回転量を10として示している。したがって、この位相回転量10をROM8から読み出し、その読み出しデータに基づいて可変移相器2の移相量を制御し、その移相量を可変利得増幅器1の位相に加算することによって、出力信号の位相は利得制御電圧によらず一定とすることができる。

【0011】

【発明の効果】 以上説明したように本発明は、自動利得制御を行うための利得制御電圧に応じて読み出される移

相量に基づいて出力の移相量を制御するため、可変利得制御に際して生じる位相の変動を補償することができ、利得制御によっても位相の変動が生ずることがない自動利得制御回路を構成できる効果がある。

【図面の簡単な説明】

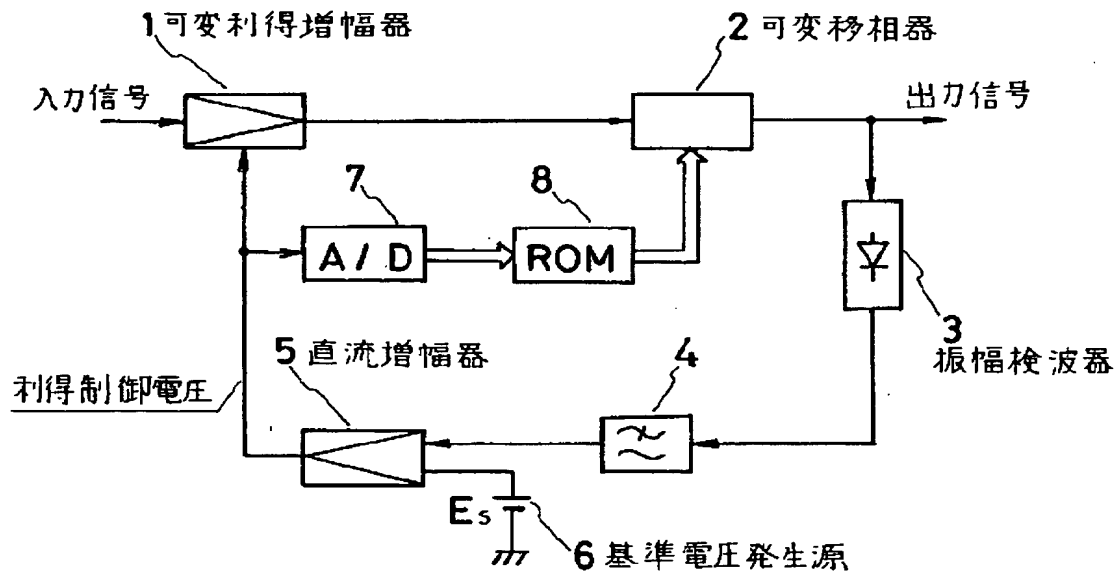
【図1】本発明の自動利得制御回路の一実施例のブロック図である。

【図2】入力信号レベルと位相回転量（位相差）との相関を示す図である。

【符号の説明】

- 1 可変利得増幅器
- 2 可変移相器
- 3 振幅検波器
- 4 低域ろ波器
- 5 直流増幅器
- 6 基準電圧発生源
- 7 A/D変換器
- 8 ROM

【図1】



【図2】

